

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-207782

(P2009-207782A)

(43) 公開日 平成21年9月17日(2009.9.17)

(51) Int.Cl.	F I	テーマコード (参考)
A 6 1 B 1/04 (2006.01)	A 6 1 B 1/04 3 7 2	4 C 0 6 1
H 0 4 N 7/18 (2006.01)	H 0 4 N 7/18 M	5 C 0 5 4

審査請求 未請求 請求項の数 5 O L (全 9 頁)

(21) 出願番号 特願2008-55927 (P2008-55927)
 (22) 出願日 平成20年3月6日 (2008.3.6)

(71) 出願人 000113263
 H O Y A 株式会社
 東京都新宿区中落合2丁目7番5号
 (74) 代理人 100090169
 弁理士 松浦 孝
 (74) 代理人 100124497
 弁理士 小倉 洋樹
 (74) 代理人 100127306
 弁理士 野中 剛
 (74) 代理人 100129746
 弁理士 虎山 滋郎
 (74) 代理人 100132045
 弁理士 坪内 伸

最終頁に続く

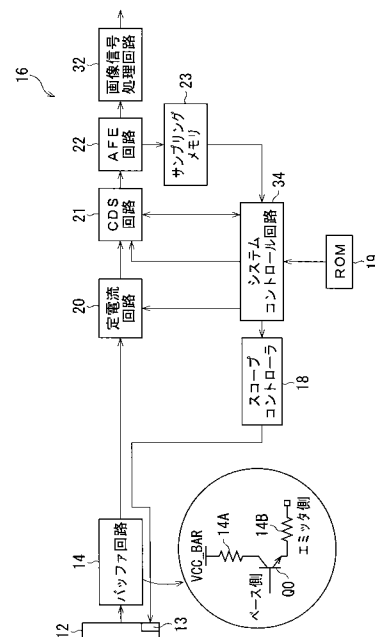
(54) 【発明の名称】 内視鏡装置

(57) 【要約】

【課題】撮像素子の種類に関係なく、画素信号出力を安定させることができる。

【解決手段】CCD12の出力側にバッファ回路14を設け、バッファ回路14とCDS回路21との間に定電流回路20を設ける。そして、画素信号の波形全体をサンプリング処理するAFE回路22を設ける。システムコントロール回路34は、波形形状、すなわち周期、フィードスルーレベルなどの波形特性に基づき、CCD12の種類を判別し、その種類に応じたアナログ回路間の電流値を設定する。

【選択図】図2



【特許請求の範囲】**【請求項 1】**

スコープ先端部に設けられた撮像素子から読み出される一連のアナログ画素信号を処理するアナログ信号処理回路と、

前記撮像素子と前記アナログ信号処理回路との間に流れる電流を安定させる定電流回路と、

サンプリングによって前記アナログ画素信号の波形全体を検出する波形検出手段と、

検出された信号波形の特性に基づいて、前記定電流回路の電流値を調整する電流制御手段と

を備えたことを特徴とする内視鏡装置。

10

【請求項 2】

前記電流制御手段が、前記アナログ画素信号のフィードスルーレベルに基づいて電流値を補正することを特徴とする請求項 1 に記載の内視鏡装置。

【請求項 3】

前記波形検出手段が、リセット幅、リセット振幅、フィードスルーレベル、信号最大振幅、周期のうち少なくともいずれか 1 つを検出できるように、サンプリングすることを特徴とする請求項 1 乃至 2 のいずれかに記載の内視鏡装置。

【請求項 4】

前記撮像素子の出力側にバッファ回路をさらに有することを特徴とする請求項 1 乃至 3 のいずれかに記載の内視鏡装置。

20

【請求項 5】

スコープ先端部に設けられた撮像素子から読み出される一連のアナログ画素信号を処理するアナログ信号処理回路と、前記撮像素子と前記アナログ信号処理回路との間に流れる電流を安定させる定電流回路とを備えた内視鏡装置の電流制御方法であって、

サンプリングによって前記アナログ画素信号の波形全体を検出し、

検出された信号波形の特性に基づいて、定電流回路の電流値を調整することを特徴とする内視鏡の電流制御方法。

【発明の詳細な説明】

30

【技術分野】**【0001】**

本発明は、ビデオスコープを用いて胃、消化管などを観察する内視鏡装置に関し、特に、定電流回路の制御に関する。

【背景技術】**【0002】**

電子内視鏡装置では、スコープ先端部に CCD 等の撮像素子が設けられ、一連のアナログ画素信号が撮像素子から読み出される。読み出された画素信号は、CDS 回路（相関 2 重サンプリング回路）においてノイズ除去され、その後デジタル変換処理される。アナログ画素信号の出力を安定化させるため、撮像素子の出力側には、バッファ回路や定電流回路が設けられる（例えば、特許文献 1 参照）。

40

【特許文献 1】特開 2003 - 52625 号公報

【発明の開示】**【発明が解決しようとする課題】****【0003】**

定電流回路を設けた場合、出力電流の電流値はアナログ画素信号の特性に従う。しかしながら、撮像素子から読み出される画素信号の波形は、周期、フィードスルーレベルなど、撮像素子の種類によって異なる。そのため、撮像素子の種類に合わせて定電流回路を設定しなければならない。

【課題を解決するための手段】

50

【 0 0 0 4 】

本発明の内視鏡装置は、撮像素子の種類に合わせて定電流回路を構成することが可能であり、内視鏡装置は、スコープ先端部に設けられた撮像素子から読み出される一連のアナログ画素信号を処理するアナログ信号処理回路と、撮像素子とアナログ信号処理回路との間に流れる電流を安定させる定電流回路とを備える。アナログ画素信号は、例えば、相関二重サンプリングによってノイズ除去された後、デジタル変換処理される。また、画素信号出力を安定化させるため、撮像素子の出力側にバッファ回路を設けるのがよい。

【 0 0 0 5 】

さらに本発明の内視鏡装置は、サンプリングによってアナログ画素信号の波形全体を検出する波形検出手段と、検出された信号波形の特性に基づいて、電流値を調整する電流制御手段を備える。ここで、アナログ画素信号の波形全体とは、例えばCCDから出力される画素信号の場合、出力信号のリセットパルス部分、フィードスルーレベル、画素信号部分を含めたサイクル全体の波形を示す。

10

【 0 0 0 6 】

サンプリングに関しては、サンプリング間隔を小さくして信号波形全体を検出すればよく、波形検出手段は、リセット幅、リセット振幅、フィードスルーレベル、信号最大振幅、周期のうち少なくともいずれか1つを検出できるように、サンプリングするのが望ましい。

【 0 0 0 7 】

撮像素子の種類によって、周期、フィードスルーレベルのバイアス値などが異なり、信号波形も異なる。本発明では、出力波形全体をサンプリングすることによって検出し、撮像素子の特性が明らかになる。そして、電流制御手段は、画素信号出力が安定化するように、撮像素子の特性に合わせて定電流回路の電流値を調整する。

20

【 0 0 0 8 】

波形全体は同じであってもフィードスルーレベル（バイアス値）が異なる場合、電流値をさらに微調整するのが望ましい。電流制御手段は、信号波形のフィードスルーレベルに基づいて電流値を補正するのがよい。

【 0 0 0 9 】

本発明の内視鏡装置の電流制御方法は、スコープ先端部に設けられた撮像素子から読み出される一連のアナログ画素信号を処理するアナログ信号処理回路と、撮像素子とアナログ信号処理回路との間に流れる電流を安定させる定電流回路とを備えた内視鏡装置の電流制御方法であって、サンプリングによってアナログ画素信号の波形全体を検出し、検出された信号波形の特性に基づいて、定電流回路の電流値を調整することの特徴とする。

30

【 発明の効果 】

【 0 0 1 0 】

本発明によれば、撮像素子の種類に関係なく、共通の定電流回路を用いて画素信号出力を安定させることができる。

【 発明を実施するための最良の形態 】

【 0 0 1 1 】

以下では、図面を参照して本発明の実施形態について説明する。

40

【 0 0 1 2 】

図1は本実施形態である電子内視鏡装置のブロック図である。

【 0 0 1 3 】

電子内視鏡装置は、CCD12を先端部に設けたビデオスコープ10とプロセッサ30とを備える。ビデオスコープ10はプロセッサ30に着脱自在に接続され、また、プロセッサ30にはモニタ60が接続される。

【 0 0 1 4 】

プロセッサ30内のランプ（図示せず）から放射された光は、ビデオスコープ10内に設けられたライトガイド（図示せず）を通り、スコープ先端部10Aから射出する。これにより、観測部位に光が照射される。

50

【 0 0 1 5 】

観測部位において反射した光が、スコープ先端部 1 0 A の対物レンズ 1 1 を通って C C D 1 2 の受光面に到達し、これにより被写体像が C C D 1 2 の受光面に形成される。本実施形態では、カラー撮像方式として単板同時式が適用されており、イエロー (Y e)、シアン (C y)、マゼンダ (M g)、グリーン (G) の色要素をモザイク状に並べた補色フィルタ (図示せず) が C C D 1 2 の受光面上に配設されている。

【 0 0 1 6 】

C C D 1 2 では、1 フィールド分の一連の画素信号が所定時間間隔 (例えば、1 / 6 0 秒) で読み出される。読み出された画素信号は、バッファ回路 1 4 を通り、プロセッサ 3 0 内の初期回路 1 6 へ送られる。初期回路 1 6 では、一連の画素信号に対してノイズ除去、A / D 変換が施される。

10

【 0 0 1 7 】

画像信号処理回路 3 2 では、デジタル画像信号に対してホワイトバランス調整、ガンマ補正などが施され、映像信号が生成される。映像信号はモニタ 6 0 へ出力され、これによりフルカラーの観察画像がモニタ 6 0 に表示される。

【 0 0 1 8 】

スコープコントローラ 1 8 は、ビデオスコープ 1 0 の動作を制御するとともに、C C D 1 2 へ駆動信号を出力する。R O M 1 9 には、ビデオスコープ 1 0 の特性に関するデータが記憶されており、ビデオスコープ 1 0 がプロセッサ 3 0 に接続されると、プロセッサ 3 0 内のシステムコントロール回路 3 4 との間でデータを相互通信する。システムコントロール回路 3 4 は、プロセッサ 3 0 の動作を制御し、初期回路 1 6 、画像信号処理回路 3 2 へ制御信号を出力する。

20

【 0 0 1 9 】

図 2 は、初期回路 1 6 のブロック図である。

【 0 0 2 0 】

初期回路 1 6 は、定電流回路 2 0 、C D S (Correlated Double Sampling) 回路 2 1 、A F E (Analog Front End) 回路 2 2 、サンプリングメモリ 2 3 を備える。スコープコントローラ 1 8 は、システムコントロール回路 3 4 からの制御信号に基づき、クロックパルス信号、リセットパルス信号等の駆動信号を C C D 1 2 へ出力する。C C D 1 2 では、駆動信号に従って一連のアナログ画素信号が読み出される。

30

【 0 0 2 1 】

C C D 1 2 には、C C D レジスタによって転送された信号電荷の出力回路として、M O S - E F T で構成された F D A (Floating Diffusion Amplifier) 1 3 が内蔵されている。F D A 1 3 では、C C D ドライバ (図示せず) から送られてくるリセットパルス信号に従い、信号電荷が電圧信号に変換され、増幅されながら出力される。

【 0 0 2 2 】

バッファ回路 1 4 は、入出力信号の電圧レベルを安定させる回路であり、図 2 に示すように、N P N 型トランジスタ Q 0 によって構成される。C C D 1 2 から出力された画素信号は、ベース、エミッタ間を通過してプロセッサ 3 0 の定電流回路 2 0 に送られる。定電流回路 2 0 は、C C D 1 2 の出力電流の電流値を一定に維持する回路であり、後述するように、システムコントロール回路 3 4 によって電流値が調整される。

40

【 0 0 2 3 】

C D S 回路 2 1 は、画素信号のリセット雑音を除去する。そして、A F E 回路 2 2 は、アナログ画素信号に対してサンプリング処理を施し、デジタル画像信号を生成する。デジタル画像信号は、画像信号処理回路 3 2 に送られる。

【 0 0 2 4 】

図 3 は、A F E 回路 2 2 に入力する画素信号の信号波形を示した図である。

【 0 0 2 5 】

C C D 1 2 から出力される画素信号の出力波形は、リセット期間 T 1 、フィードスルー期間 T 2 、信号期間 T 3 の 3 つの期間に分けられる。ここで、フィードスルー期間 T 2 の

50

信号（電圧）レベル（以下、フィードスルーレベルという） V_f は、露光による画素信号の電圧レベルを決めるための基準電圧レベル（基準電位）を示し、露光されていない状態で出力される画素信号レベルに相当する。また、信号レベル V_s は、露光によって得られる信号電荷の出力レベルを表す。

【0026】

A F E回路22は、画素信号の波形全体をサンプリングする。すなわち、波長に比べて非常に短いサンプリング間隔 T_0 によって、サイクル T の画素信号をサンプリング処理する。サンプリングで得られた信号値は、図2に示すサンプリングメモリ23に格納され、システムコントロール回路34へ送られる。なお、画像信号処理回路32では、フィードスルーレベル V_f と信号レベル V_s との差で表される画素値に基づいて画像信号処理が実行される。

10

【0027】

図4は、システムコントロール回路34によって実行される電流制御処理を示したフローチャートである。内視鏡の電源がON状態になったとき、あるいは所定の入力操作に従って処理が開始される。

【0028】

ステップS101では、A F E回路22によって得られたサンプリングデータが入力され、画素信号の波形全体が検出される。ステップS102では、検出された波形に基づき、C C D 12の種類が判別される。ここでは、サンプリングデータに基づき、周期 T 、リセットパルス部分の幅 W_1 、最大振幅 A_1 、フィードスルーレベル V_s 、信号電荷部分の幅 W_2 、最大振幅 W_2 （図2参照）が検出される。これら画素信号の波形特性に基づき、C C D 12の種類が判別される。

20

【0029】

ステップS103では、検出されたC C D 12の種類に応じた電流値が設定される。ただし、電流値とC C D 12の種類との対応関係を示すデータは、システムコントロール回路34に設けられたROM（図示せず）にあらかじめ格納されている。C C D 12の種類に応じた電流値が求められると、さらに、フィードスルーレベルに応じて電流値が補正される。

【0030】

フィードスルーレベルは、0Vからオフセットしたバイアス値をもち、C C D 12の種類が同じであっても、その値は製品によって異なる。フィードスルーレベルによって制御する電流値は異なるため、ここでは、ROMに格納されていた設定電流値を、検出されたバイアス値に基づいてさらに修正、補正する。具体的には、バイアス値が大きいほど電流値が減少するように補正される。

30

【0031】

ステップS103において、補正電流値がビデオスコープ10のアナログ回路間の電流値として設定されると、ステップS104では、後述するように、設定された電流値に基づいて定電流回路20が制御される。

【0032】

ステップS105～S107では、画素信号の波形をチェックし、検出された周期 T 、振幅 A_1 、 A_2 などの波形パラメータが規格値を満たしているか否か判断される。A F E回路22によって得られるサンプリングデータから画素信号の波形を検出し、規格を満たすまで電流値が微調整される。規格を満たすことが確認されると、ステップS108において電流値が設定される。以降の内視鏡作業では、設定された電流値に基づいて定電流回路が機能する。

40

【0033】

図5は、定電流回路20の電気回路図である。

【0034】

定電流回路20は、第1のスイッチング回路20Aと第2のスイッチング回路20Bを備え、第1のスイッチング回路20Aを介して画素信号を入出力する。第1のスイッチン

50

グ回路 20A は、抵抗 R1、R2、R3、R4 およびトランジスタ Q1 を備える。一方、第 2 のスイッチング回路 20B は、抵抗 R4、および第 2 のトランジスタ Q2 を備える。

【0035】

第 1 のトランジスタ Q1 は、抵抗 R1 を通ってベース端子 B1 に流れる電流の大きさに従い、CCD12 から AFE 回路 22 までの間（アナログ信号処理回路間）を流れる電流の大きさを決定する。電流が第 2 のトランジスタ Q2 を流れない場合、抵抗 R1 を流れる電流は抵抗 R2 を経てグラウンドに到達することから、アナログ信号処理回路間に流れる電流値 I_m は、抵抗 R2 の大きさによって定まる。

【0036】

電流値を増加させる場合、システムコントロール回路 34 は、第 1 の抵抗 R1 を流れる電流が第 2 のトランジスタ Q2 エミッタ側へ流れるように、第 2 のトランジスタ Q2 を ON 状態にする。第 2 のトランジスタ Q2 を流れた電流は、抵抗 R4 を通ってグラウンドに到達する。電圧 V_{cc} は一定であることから、第 1 のトランジスタ Q1 を流れる電流の大きさ I_m は、抵抗 R2、R4 の合計の大きさによって定められる。そのため、アナログ回路間を流れる電流値 I_m が増加する。なお、スイッチング回路を 3 つ異常の複数段階設けて定電流回路を構成してもよい。

【0037】

一方、電流値を減少させる場合、スコープコントローラ 18 は第 2 のトランジスタ Q2 を OFF 状態に切り替える。これにより、第 2 のトランジスタ Q2 に電流は流れず、スコープ回路間を流れる電流量 I_m が減少する。システムコントロール回路 34 は、図 4 に示した電流制御処理において設定された電流値に基づき、第 2 のトランジスタ Q2 の ON / OFF を切り替え制御する。

【0038】

このように本実施形態によれば、CCD12 の出力側にバッファ回路が設けられ、バッファ回路 14 と CDS 回路 21 との間に定電流回路 20 が設けられる。そして、画素信号の波形全体をサンプリング処理する AFE 回路 22 が設けられる。システムコントロール回路 34 は、波形形状、すなわち周期 T、フィードスルーレベル V_f などの波形特性に基づき、CCD12 の種類を判別し、その種類に応じたアナログ回路間の電流値を設定する。さらに、フィードスルーレベル v_f に合わせて電流値を補正する。

【0039】

画素信号の波形、すなわち CCD12 の種類に応じてアナログ回路間の電流値を調整するため、CCD12 のタイプに合わせて定電流回路を別途用意する必要がなく、プロセッサに設けられた定電流回路を制御するだけで適切な電流値が設定される。これにより、簡易な構成によって、アナログ画素信号の出力を安定させることができる。また、フィードスルーレベル v_f （バイアス値）に基づいて電流値を補正し、同一タイプの CCD に対してもさらに細かな電流値設定を行うことができる。

【0040】

なお、フィードスルーレベルに応じて電流値を補正しない構成にしてもよい。また、画素信号のサンプリングに関しては、波形の特徴が検出できるようにサンプリングを行えばよく、例えば、周期 T、フィードスルーレベル V_f が明らかになるようなサンプリング処理でもよい。

【0041】

本実施形態では、固体撮像素子として CCD を使用しているが、パルス信号に応じて画素信号を出力させる他の撮像素子を適用してもよい。また、画素信号の出力回路としては、FDA 以外の回路を適用してもよい。さらに、ビデオスコープに初期回路を設ける構成であってもよい。

【図面の簡単な説明】

【0042】

【図 1】本実施形態である電子内視鏡装置のブロック図である。

【図 2】初期回路のブロック図である。

10

20

30

40

50

【図 3】 A F E 回路に入力する信号の波形を示した図である。

【図 4】 システムコントロール回路によって実行される電流制御処理を示したフローチャートである。

【図 5】 定電流回路の電気回路図である。

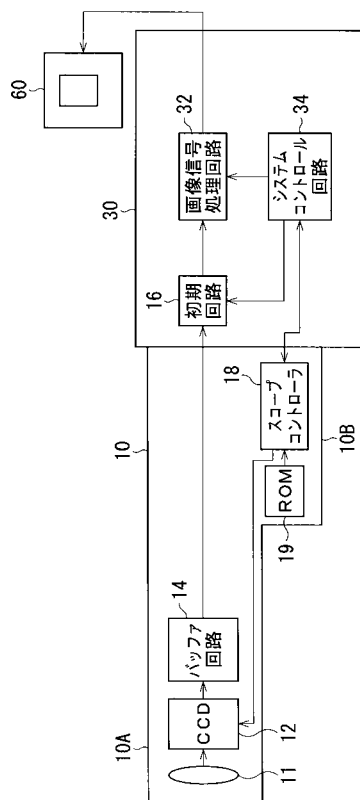
【符号の説明】

【 0 0 4 3 】

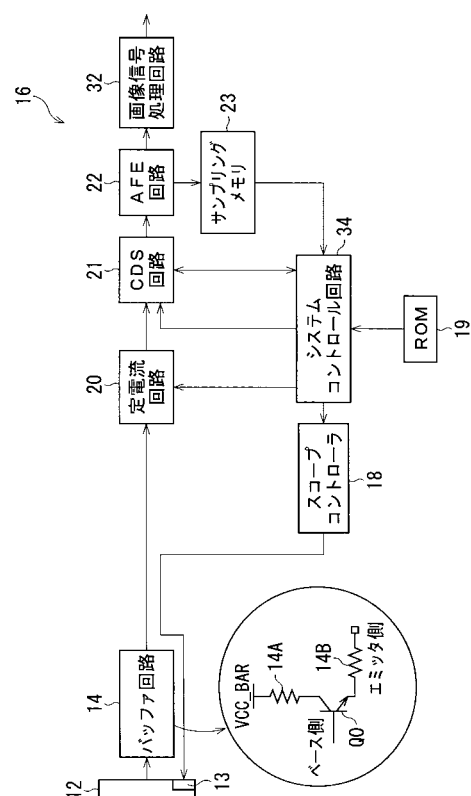
- 1 0 ビデオスコープ
- 1 2 C C D
- 1 4 バッファ回路
- 1 6 初期回路
- 2 0 定電流回路
- 2 2 A F E 回路（波形検出手段）
- 2 3 サンプルングメモリ
- 3 0 プロセッサ
- 3 4 システムコントロール回路（波形検出手段、電流制御手段）

10

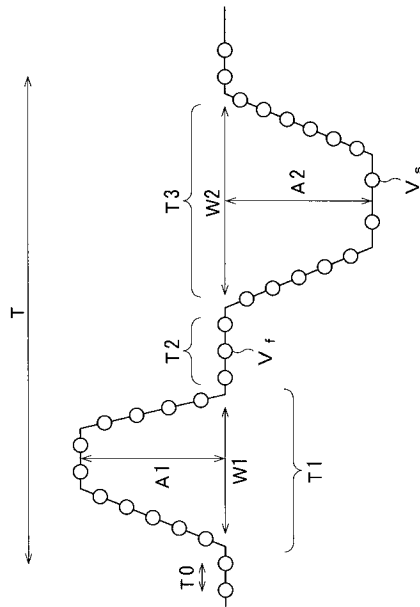
【 図 1 】



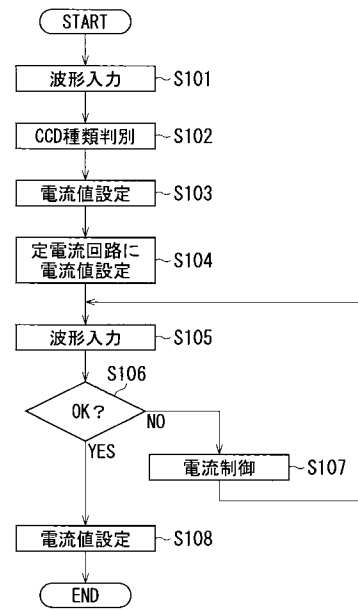
【 図 2 】



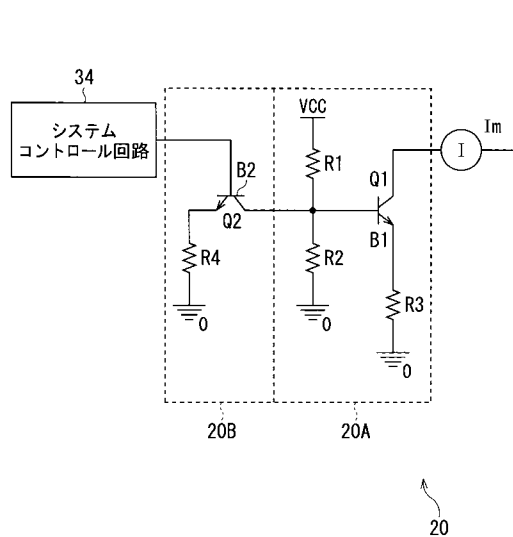
【図 3】



【図 4】



【図 5】



フロントページの続き

(72)発明者 入山 典子

東京都板橋区前野町 2 丁目 3 6 番 9 号 ペンタックス株式会社内

F ターム(参考) 4C061 AA00 BB00 CC06 DD01 LL02 MM05 NN01 NN05 NN07 SS03

TT02 TT04 TT12 YY12

5C054 CC07 HA12

专利名称(译)	内视镜装置		
公开(公告)号	JP2009207782A	公开(公告)日	2009-09-17
申请号	JP2008055927	申请日	2008-03-06
[标]申请(专利权)人(译)	保谷股份有限公司		
申请(专利权)人(译)	HOYA株式会社		
[标]发明人	入山典子		
发明人	入山 典子		
IPC分类号	A61B1/04 H04N7/18		
FI分类号	A61B1/04.372 H04N7/18.M A61B1/04.530 A61B1/045.610 A61B1/045.611 A61B1/05		
F-TERM分类号	4C061/AA00 4C061/BB00 4C061/CC06 4C061/DD01 4C061/LL02 4C061/MM05 4C061/NN01 4C061/NN05 4C061/NN07 4C061/SS03 4C061/TT02 4C061/TT04 4C061/TT12 4C061/YY12 5C054/CC07 5C054/HA12 4C161/AA00 4C161/BB00 4C161/CC06 4C161/DD01 4C161/LL02 4C161/MM05 4C161/NN01 4C161/NN05 4C161/NN07 4C161/SS03 4C161/TT02 4C161/TT04 4C161/TT12 4C161/YY12		
代理人(译)	松浦 孝 野刚		
外部链接	Espacenet		

摘要(译)

要解决的问题：无论成像设备的类型如何，都要稳定像素信号输出。解决方案：缓冲电路14设置在CCD 12的输出侧，并且在缓冲电路14和CDS电路21之间提供恒流电路20.提供用于对像素信号的整个波形进行采样的AFE电路22。系统控制电路34基于诸如周期的波形特性，馈通电平等的波形确定CCD 12的类型，并根据类型在模拟电路之间设置电流值。Z

